HAL
open science

Modélisation orientée diagnostic des composants électroniques embarqués

Oussama Djedidi, Mohand Arab Djeziri, Nk M'Sirdi

To cite this version:

Oussama Djedidi, Mohand Arab Djeziri, Nk M'Sirdi. Modélisation orientée diagnostic des composants électroniques embarqués. Congrès National de la Recherche des IUT (CNRIUT'2018), Jun 2018, Aix en Provence, France. hal-01902905

HAL Id: hal-01902905

https://amu.hal.science/hal-01902905

Submitted on 23 Oct 2018

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Modélisation Orientée Diagnostic des Composants Électroniques Embarqués

Oussama Djedidi[1] Mohand A. Djeziri[2] Nacer K. M'Sirdi[3]

oussama.djedidi@lis-lab.fr mohand.djeziri@lis-lab.fr nacer.msirdi@lis-lab.fr

[1,3] Aix Marseille Université, Université de Toulon, CNRS, LIS, SASV

[2] Aix Marseille Université, Université de Toulon, CNRS, LIS, SASV, IUT

Thèmes – *Automatique - Électronique*

Résumé – *Ce papier présente une approche incrémentale de modélisation des CPU-GPU utilisés dans les systèmes électroniques embarqués. Les caractéristiques estimées sont utilisées comme références et comparées à celles mesurées en lignes pour la détection des dérives. La structure du modèle assure un découplage des caractéristiques permettant ainsi l'isolation des défauts. La méthode proposée est validée expérimentalement sur des systèmes différents démontrant ainsi son efficacité et sa portabilité sur une large gamme de systèmes embarqués.*

Mots-clés – *Modélisation incrémentale, Systèmes embarqués, Systèmes intreconnectés, détection et isolation des défauts*

1 Introduction

L'utilisation grandissante des « Systems-on-Chip » (SoC) dans des systèmes complexes comme les systèmes de production et de gestion de l'énergie, l'automobile, et l'aéronautiques a motivé la communauté scientifique et industrielle pour le développement de méthodes de surveillance et de diagnostic de ce type de carte. Ce travail de recherche s'inscrit dans ce contexte et vise le développement d'une approche de surveillance des caractéristiques des CPU-GPU embarqué qui tient compte des contraintes d'utilisation, d'instrumentation, et surtout de portabilité sur une large gamme de systèmes.

Les méthodes de modélisation existantes dans la littérature se focalisent généralement sur une seule caractéristique [1] ou variable [2], dans un objectif d'optimisation des performances [3], ou d'optimisation de la consommation de puissance [4]. La modélisation que nous proposons ici en revanche, sert à l'estimation d'un ensemble de variables, choisies car elle caractérisent bien le fonctionnement de la carte et sont liées l'une à l'autre par des relations causales. Concernant l'aspect surveillance, la plupart des techniques de diagnostic de défauts dans la littérature, sont basées sur la théorie de la dépendance [5], la redondance matérielle et logicielle [6] et les tests de vérification en ligne [7]. Dans ce travail, Le modèle incrémental proposé permet d'utiliser directement la redondance analytique ; une méthode qui n'est à ce jour pas encore utilisée pour le diagnostic des systèmes à partie software.

2 Construction du modèle

Dans les circuits à processeurs (CPU et GPU), Il est possible de construire des modèles décrivant le comportement de certains aspects comme la fréquence ou la température. Néanmoins, il est très difficile de les regrouper dans un seul modèle global. Ce travail apporte une solution à cette problématique en proposant une méthodologie qui se repose sur les relations causales entre les variables à modéliser.

Afin de faire le diagnostic d'une SoC, nous avons choisis 6 variables qui caractérisent son état de fonctionnement : L'utilisation des cœurs CPU (Load), l'utilisation du GPU, les fréquences des cœurs du CPU, la fréquence du GPU, le taux d'occupation de la RAM (TOR), la tension de chaque cœur du CPU, la température du SoC, et la puissance consommée. Le modèle que nous proposons n'a que 3 entrée : L'utilisation du CPU, l'utilisation du GPU, et le TOR. Les variables qui restent sont toutes estimées à partir de ces entrées.

2.1 Modélisation de la fréquence, de la tension, et du régulateur thermique

Les processeurs modernes sont dotés de générateurs de fréquences et de voltages qui suivent les changements de la charge logicielle pour la régulation de la puissance consommée. Dans ce travail, nous avons utilisé l'ingénierie inverse pour simuler les algorithmes de ces générateurs (ref Oussama).

2.2 Modèle de la consommation de puissance

La consommation de puissance est le domaine le plus étudié pour les systèmes embarqués et mobiles. Toutefois, la plupart des modèles sont soit difficile à implémenter comme les machines à élément finis, soit des régressions linéaires qui ne prennent pas en compte la non-linéarité des changements en puissances. Pour prendre en considération ces points, nous avons construit un réseau de neurones (RN) récursif à de deux couches, avec les fréquences et le TOR comme entrées.

2.3 Modèle de la température

La dynamique de la température diffère des autres variables dans le point ou elle ne dépend pas que des entrées mais aussi de ses valeurs antérieures. Le meilleur type de modèle qui tient en compte des toutes ses particularités ainsi que les contraintes de calcul et simulation est le modèle autorégressif à moyenne mouvante et entrée exogène ARMAX. En outre, la moyenne mouvante permet d'atténuer les bruits de mesure causé par le capteur présent sur la carte.

2.4 La flexibilité du modèle

La structure interconnectée du modèle permet, en outre de la simplification de la modélisation, de générer une bibliothèque de sous-systèmes composée de nouveau modèles ou de modèles déjà existant dans la littérature. Une telle bibliothèque permettra d'adapter le système aux changements dans le fonctionnement (économie de puissance, performances...) et dans les composantes. Elle permettra aussi d'étendre le modèle pour inclure l'estimation d'autres variables.

La figure 1 montre un exemple de bibliothèque des modèles de puissance développé au cours de ce travail et le modèle choisi par rapport à sa précision. Elle montre aussi l'aisance avec laquelle ces modèles peuvent être interchangés.

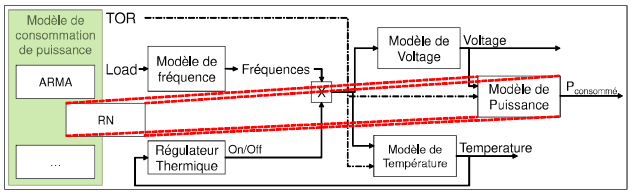

FIGURE 1 – La structure incrémentale du modèle rend l'adaptation aux changements dans la structure très simple. Elle permet aussi le changement des composants ou sous-systèmes très simple.

3 Validation Expérimentale

Les modèles construis dans le paragraphe précédent sont implémenté sur un ordinateur superviseur. Ce dernier permet de générer des estimations en parallèle et en lignes (Figure 2).

FIGURE 2 – La maquette d'expérimentations et validation.

En comparant les estimations des modèles données récupérées, nous avons validé les algorithmes reconstruits par l'ingénierie inverse. L'algorithme de la fréquence délivre exactement les mêmes fréquences que le système réel, avec un petit retard qui a un maximum de 0.1 s. Ce retard est expliqué par la durée nécessaire au modèle pour calculer une estimation. Ce retard est aussi constaté dans le modèle de la tension, qui délivre lui aussi des résultats exacts.

La figure 3 montre les estimations de la consommation en puissance par le modèle et les mesures réelle. Les estimations suivent bien les mesure, et le modèle à une précision de 97.12%, une erreur moyenne absolue de 0.0168 W, et une erreur quadratique moyenne de 7.04×10^{-4}. Ces résultats sont parmi les meilleurs dans la littérature, et valident bien le modèle. Le modèle ARMAX de la température est aussi validé avec une précision de 96% et une erreur moyenne absolue de 0.9947 °C.

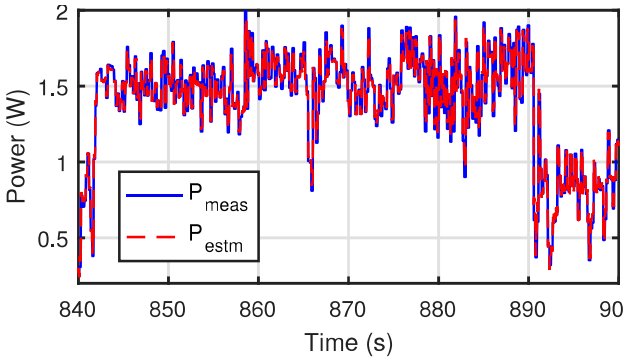

FIGURE 3 – Les estimations de la puissance consommé faites par le modèle comparées aux mesures réelles.

4 Conclusions

Nous avons présenté dans ce papier une approche de modélisation et de surveillance des caractéristiques des systèmes CPU-GPU, implémentable sur une large gamme de systèmes embarqués. La structure incrémentale du modèle permet à la fois de prendre en comte les relations de cause à effet et le découplage da variables estimées. Le modèle est utilisé avec succès pour la détection des dérives sur différent types de CPU-GPU, démontrant ainsi l'efficacité de l'approche proposée.

5 Remerciements

Ce travail fait partie d'un projet FUI19 financé par la Banque Publique d'Investissement (BPI), à qui nous adressons nos remerciement.

Références

[1] Matthew J. Walker, Stephan Diestelhorst, Andreas Hansson, Anup K. Das, Sheng Yang, Bashir M. Al-Hashimi, and Geoff V. Merrett. Accurate and Stable Run-Time Power Modeling for Mobile and Embedded CPUs. *IEEE Trans. Comput. Des. Integr. Circuits Syst.*, 36(1) :106–119, jan 2017.

[2] Yuxiang Fu, Li Li, Kun Wang, and Chuan Zhang. Kalman Predictor-Based Proactive Dynamic Thermal Management for 3-D NoC Systems with Noisy Thermal Sensors. *IEEE Trans. Comput. Des. Integr. Circuits Syst.*, 36(11) :1869–1882, nov 2017.

[3] Chia-Heng Tu, Hui-Hsin Hsu, Jen-Hao Chen, Chun-Han Chen, and Shih-Hao Hung. Performance and power profiling for emulated Android systems. *ACM Trans. Des. Autom. Electron. Syst.*, 19(2) :1–25, mar 2014.

[4] Matthew Travers, Rishad Shafik, and Fei Xia. Power-Normalized Performance Optimization of Concurrent Many-Core Applications. In *Proc. - Int. Conf. Appl. Concurr. to Syst. Des. ACSD*, pages 94–103. IEEE, jun 2017.

[5] Yiqian Cui, Junyou Shi, and Zili Wang. An analytical model of electronic fault diagnosis on extension of the dependency theory. *Reliab. Eng. Syst. Saf.*, 133 :192–202, 2015.

[6] Dimitris Gizopoulos, Mihalis Psarakis, Sarita V Adve, Pradeep Ramachandran, Siva Kumar Sastry Hari, Daniel Sorin, Albert Meixner, Arijit Biswas, and Xavier Vera. Architectures for online error detection and recovery in multicore processors. *2011 Des. Autom. Test Eur.*, (c) :1–6, mar 2011.

[7] Smitha Shyam, Kypros Constantinides, Sujay Phadke, Valeria Bertacco, and Todd Austin. Ultra low-cost defect protection for microprocessor pipelines. In *Proc. 12th Int. Conf. Archit. Support Program. Lang. Oper. Syst. - ASPLOS-XII*, volume 41, page 73, New York, New York, USA, 2006. ACM Press.